

NORME
INTERNATIONALE
INTERNATIONAL
STANDARD

CEI
IEC

60640

Première édition
First edition
1979-01

**Système CAMAC – Interface pour Interconnexion
de Branche Série**

CAMAC – Serial Highway Interface System

© IEC 1979 Droits de reproduction réservés — Copyright - all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher.

International Electrotechnical Commission
Telefax: +41 22 919 0300

3, rue de Varembé Geneva, Switzerland
e-mail: inmail@iec.ch IEC web site <http://www.iec.ch>



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE **XE**

*For price, voir catalogue en vigueur
For price, see current catalogue*

SOMMAIRE

	Pages
PRÉAMBULE	10
PRÉFACE	10
Articles	
SECTION UN — GÉNÉRALITÉS	
1. Domaine d'application	12
2. Objet	14
3. Terminologie; interprétation de la présente norme	14
4. Abréviations et symboles	14
SECTION DEUX — PRINCIPES DE L'INTERCONNEXION DE BRANCHE SÉRIE	
5. Configuration	18
6. Messages	18
7. Transmission des caractères	20
8. Signaux d'horloge du système	22
9. Portes de l'Interconnexion de Branche Série	22
10. Le Pilote Série	24
11. Extension des utilisations de l'Interconnexion de Branche Série	24
12. Contrôleur de Châssis Série	26
SECTION TROIS — STRUCTURE DE MESSAGE POUR LES CONTRÔLEURS DE CHÂSSIS SÉRIE	
13. Messages d'Ordre	32
14. Message de Réponse	32
15. Message de Demande	34
16. Parties de message	34
17. Caractères relatifs au format	36
SECTION QUATRE — SÉQUENCES DE MESSAGES D'ORDRE ET DE RÉPONSE	
18. Prescriptions générales	50
19. Opération de Lecture	56
20. Opération d'écriture	56
21. Opération de Commande ou de Contrôle	56
22. Message d'Ordre tronqué	56
23. Zone RÉPONSE	58
SECTION CINQ — ÉLABORATION DU MESSAGE DE DEMANDE	
24. Commande de l'Initialisation des Messages de Demande	72
25. Mémoire tampon de retard	74
26. Identification des Demandes	76
SECTION SIX — IDENTIFICATION DU TYPE DE MESSAGE	
27. Message d'Ordre complet	82
28. Message d'Ordre tronqué	84
29. Message de Réponse	84
30. Message de Demande	84
SECTION SEPT — PORTES D DE L'INTERCONNEXION DE BRANCHE SÉRIE	
31. Connecteurs de portes D	86
32. Signaux de Données et d'Horloge	88
33. Signaux de Commande	90

CONTENTS

	Page
FOREWORD	11
PREFACE	11
SECTION ONE — GENERAL	
Clause	
1. Scope	13
2. Object	15
3. Terminology: Interpretation of this standard	15
4. Abbreviations and symbols	15
SECTION TWO — PRINCIPLES OF THE SERIAL HIGHWAY SYSTEM	
5. Configuration	19
6. Messages	19
7. Transmission of bytes	21
8. System clock signals	23
9. Serial Highway ports	23
10. The Serial Driver	25
11. Extended uses of the Serial Highway	25
12. Serial Crate Controller	27
SECTION THREE — MESSAGE STRUCTURE FOR SERIAL CRATE CONTROLLERS	
13. Command messages	33
14. Reply message	33
15. Demand message	35
16. Message fields	35
17. Formatting bytes	37
SECTION FOUR — COMMAND/REPLY MESSAGE SEQUENCES	
18. General requirements	51
19. Read operation	57
20. Write operation	57
21. Control operation	57
22. Truncation of the Command message	57
23. REPLY SPACE	59
SECTION FIVE — DEMAND MESSAGE GENERATION	
24. Control of Demand message initiation	73
25. Delay buffer	75
26. Identification of Demands	77
SECTION SIX — IDENTIFICATION OF MESSAGE TYPE	
27. Complete Command message	83
28. Truncated Command message	85
29. Reply message	85
30. Demand message	85
SECTION SEVEN — SERIAL HIGHWAY D-PORTS	
31. D-port connectors	87
32. Data and clock signals	89
33. Control signals	91

Articles	SECTION HUIT — CHRONOLOGIE	Pages
34.	Fréquence de l'horloge du système	102
35.	Flux de caractères	104
36.	Séquence de signaux	104
37.	Retards de transmission	108
SECTION NEUF — MODE BIT-SÉRIE ET MODE SÉQUENTIEL		
38.	Mode séquentiel	112
39.	Mode bit-série	112
SECTION DIX — SYNCHRONISATION		
40.	Synchronisation des messages	116
41.	Synchronisation des caractères	118
42.	Perte de synchronisme: Actions du Contrôleur de Châssis Série	120
SECTION ONZE — ACCÈS AUX REGISTRES DANS LE CONTRÔLEUR DE CHÂSSIS SÉRIE		
43.	Registre d'Etat	122
44.	Autres registres	122
SECTION DOUZE — ÉLÉMENTS DU CONTRÔLEUR DE CHÂSSIS SÉRIE ACCESSIBLES PAR LE REGISTRE D'ÉTAT		
45.	Commandes générales de l'Interconnexion	128
46.	Etat de l'Echange Ordre. Réponse	130
47.	Traitement des Demandes	130
48.	Options de reconfiguration du système	132
SECTION TREIZE — CONTRÔLEUR DE CHÂSSIS SÉRIE: ÉLÉMENTS DU PANNEAU AVANT		
49.	Commandos manuelles	138
50.	Indicateurs	140
51.	Connecteurs	142
52.	Autres éléments du panneau avant	142
SECTION QUATORZE — CONNECTEUR D'APPELS CODÉS SGL		
53.	Prescriptions mécaniques	144
54.	Signaux sur le connecteur d'Appels Codés SGL	144
55.	Normes de signaux pour le connecteur d'Appels Codés SGL	148
56.	Fin de temporisation des demandes en attente	150
57.	Options du Codeur SGL	152
58.	Accès aux contrôleurs auxiliaires	154
SECTION QUINZE — REDRESSEMENT DES ERREURS		
59.	Pannes de circuit de transmission	168
60.	Perte de synchronisme	172
61.	Erreurs de transmission	172
62.	Message de Réponse ERREUR	178
63.	Indications d'erreur dans les Messages de Réponse	178
64.	Redressement des erreurs par l'Ordre de Relecture	180
SECTION SEIZE — RÉSUMÉ: SÉQUENCE DES ACTIONS DANS LE CONTRÔLEUR DE CHÂSSIS SÉRIE (CCS)		
65.	Recherche d'En-tête	190
66.	Etat Réception d'Ordre	190
67.	Etat Ordre Exécutable	192
68.	Etat Emission de la Réponse	194
69.	Etat Recherche de Fin	194
70.	Etat Transparent aux messages	196

Clause	SECTION EIGHT — TIMING	Page
34.	Frequency of system clock	103
35.	Byte stream	105
36.	Signal timing	105
37.	Propagation delays	109
SECTION NINE — BIT-SERIAL AND BYTE-SERIAL MODES		
38.	Byte-Serial mode	113
39.	Bit-Serial mode	113
SECTION TEN — SYNCHRONIZATION		
40.	Message synchronization	117
41.	Byte synchronization	119
42.	Lost synchronism: Actions by SCC	121
SECTION ELEVEN — ACCESS TO REGISTERS IN THE SCC		
43.	Status Register	123
44.	Other registers	123
SECTION TWELVE — FEATURES OF THE SCC ACCESSED VIA THE STATUS REGISTER		
45.	Dataway common controls	129
46.	Command/Reply transaction status	131
47.	Demand handling	131
48.	Reconfiguration options	133
SECTION THIRTEEN — SERIAL CRATE CONTROLLER — FRONT PANEL FEATURES		
49.	Manual controls	139
50.	Indicators	141
51.	Connectors	143
52.	Other front panel features	143
SECTION FOURTEEN — SGL-ENCODER CONNECTOR		
53.	Mechanical requirements	145
54.	Signals at the SGL-Encoder connector	145
55.	Signal standards for the SGL-Encoder connector	149
56.	Hung Demand time-out	151
57.	SGL-Encoder options	153
58.	Access for auxiliary controllers	155
SECTION FIFTEEN — RECOVERY FROM ERRORS		
59.	Transmission-path failures	169
60.	Loss of synchronism	173
61.	Transmission errors	173
62.	The Error-reply message	179
63.	Error indications in Reply messages	179
64.	Error recovery using the Re-read command	181
SECTION SIXTEEN — SUMMARY: SEQUENCE OF ACTIONS IN SCC		
65.	Find Header	191
66.	Receive Command	191
67.	Execute command State	193
68.	Send Reply	195
69.	Find End	195
70.	Pass Message	197

Articles	Pages
71. Etat Emission de Demande	196
72. Perte du Synchronisme des Caractères	196
73. Perte du Synchronisme des Messages	198

Tableaux :

I. Longueur des échanges Ordre-Réponse	48
II. Contenu de la partie IDENTIFICATION DU MESSAGE	50
III. Affectation des contacts pour Connecteurs de Porte D	98
IV. Résumé des caractéristiques du transmetteur de signaux symétriques	100
V. Résumé des caractéristiques du récepteur de signaux symétriques	100
VI. Norme pour les signaux de commande aux portes D	102
VII. Ordres exécutés par le Contrôleur de Châssis Série	124
VIII. Affectation des bits du Registre d'Etat	126
IX. Etat initial des bits du Registre d'Etat après mise sous tension	126
X. Commande de l'Etat Interconnexion de Châssis Hors-ligne	138
XI. Affectation des contacts du connecteur d'Appels Codés SGL	164
XII. Connecteur d'Appels Codés SGL: normes de courant et sources de courant de polarisation pour tous les signaux autres que ceux de code N	166
XIII. Indications d'erreurs dans le Message de Réponse	188

Figures :

1. Configuration d'une boucle d'Interconnexion de Branche Série CAMAC	26
2. Format de base du message	26
3. Enveloppe d'un caractère en mode bit-série	28
4. Interconnexion directe entre portes D	28
5. Connexion indirecte au moyen de normes «non définies»	30
6. Appareils compatibles	30
7. Message d'Ordre: Affectation des bits	44
8. Message d'Ordre: Affectation des parties	44
9. Message d'Ordre tronqué: Affectation des bits	46
10. Message d'Ordre tronqué: Affectation des parties	46
11. Message de Réponse: Affectation des bits	46
12. Message de Réponse: Affectation des parties	46
13. Message de Demande: Affectation des bits	48
14. Message de Demande: Affectation des parties	48
15. Séquence Ordre-Réponse: Opération de Lecture — mode bit série	62
16. Séquence Ordre-Réponse: Opération de Lecture — mode séquentiel	64
17. Séquence Ordre-Réponse: Opération d'Ecriture — mode bit série	66
18. Séquence Ordre-Réponse: Opération d'Ecriture — mode séquentiel	68
19. Séquence Ordre-Réponse: Opération de Commande — mode bit série	70
20. Séquence Ordre-Réponse: Opération de Commande — mode séquentiel	70
21. Exemple de séquence de messages dans une boucle à trois Contrôleurs de Châssis Série	78
22. Elaboration du message de demande	80
23. Exemple d'utilisation des contacts Bus 1 et Bus 2 aux portes D	92
24. Exemple provisoire de Transmetteur de signaux symétriques	92
25. Exemple provisoire de Récepteur de signaux symétriques	94
26. Exemples de circuits pour Emetteurs et Récepteurs de signaux de Commande	96
27. Séquence des signaux d'horloge et de données aux portes D	100
28. Exemple de parties du Contrôleur de Châssis Série et du codeur SGL associées à l'Interconnexion	158
29. Relations entre les signaux de l'horloge-caractère sur le connecteur d'Appels Codés SGL et les signaux reçus de l'horloge-bit ou de l'horloge-caractère	160
30. Relations entre les signaux du codeur SGL relatifs à l'émission de Messages de Demande	162
31. Exemple de commutateur de By-pass pour un signal de porte D	182
32. Exemple de commutateur de Raccourcissement de Boucle pour un signal de porte D	184
33. Code de détection géométrique d'erreur: Principes de base	186
34. Code de détection géométrique d'erreur — appliqué à l'Interconnexion de Branche Série	186

Clause	Page
71. Send Demand	197
72. Lost Byte Sync	197
73. Lost Message Sync	199

Tables:

I. Length of Command/Reply Transactions	49
II. Contents of Message Identification Field	51
III. Contact assignments for D-port connectors	99
IV. Summary of characteristics of balanced transmitter	101
V. Summary of characteristics of balanced receiver	101
VI. Standards for control signals at D-ports	103
VII. Commands implemented by the SCC	125
VIII. Assignment of Status Register bits	127
IX. Initial state of Status Register bits after power-up	127
X. Control of Dataway off-line state	139
XI. Contact assignments at SGL-Encoder connector	165
XII. SGL-Encoder connector: Signal standards and pull-up current sources for all signals other than coded-N	167
XIII. Error indications in Reply message	189

Figures:

1. CAMAC Serial Highway loop configuration	27
2. Basic message format	27
3. Bit-serial byte-frame	29
4. Direct D-port interconnection	29
5. Indirect connection via "undefined" standards	31
6. Compatible devices	31
7. Command message: Bit assignments	45
8. Command message: Field assignments	45
9. Truncated command message: Bit assignments	47
10. Truncated command message: Field assignments	47
11. Reply message: Bit assignments	47
12. Reply message: Field assignments	47
13. Demand message: Bit assignments	49
14. Demand message: Field assignments	49
15. Command/Reply sequence: Read operation, bit-serial mode	63
16. Command/Reply sequence: Read operation, byte-serial mode	65
17. Command/Reply sequence: Write operation, bit-serial mode	67
18. Command/Reply sequence: Write operation, byte-serial mode	69
19. Command/Reply sequence: Control operation, bit-serial mode	71
20. Command/Reply sequence: Control operation, byte-serial mode	71
21. Example of message sequence in a loop having three SCCs	79
22. Demand message generation	81
23. Example of the use of Bus 1 and Bus 2 contacts at D-ports	93
24. Interim example of balanced transmitter	93
25. Interim example of balanced receiver	95
26. Examples of circuits for Control Signal Sources and Receivers	97
27. Timing of clock and data signals at D-ports	111
28. Example of associated parts of SCC and SGL Encoder	159
29. Relationship between Byte Clock signals at SGL-Encoder connector and received Bit/Byte Clock signals	161
30. Relationship between signals at SGL-Encoder Connector concerned with Demand Message Generation	163
31. Example of Bypass switching for one D-port signal	183
32. Example of Loop Collapse switching for one D-port signal	185
33. Geometric error detection basic principle	187
34. Geometric error detection as applied to the Serial Highway	187

<i>Figures:</i>	Pages
35. Séquence des états principaux du Contrôleur de Châssis Série	200
36. Séquence des états principaux du Contrôleur de Châssis Série — en omettant toutes les conditions d'erreurs	202
ANNEXE A — Spécifications du Contrôleur de Châssis Série CAMAC type L2 (CCS-L2)	
A1 Interprétation	204
A2 Caractéristiques générales du CCS-L2	204
A3 Messages pour le CCS-L2	207
A4 Porte D d'Interconnexion de Branche Série sur le CCS-L2	207
A5 Structure interne du CCS-L2	207
A6 Eléments du panneau avant du CCS-L2	208
A7 Connecteur d'Appels Codés SGL sur le CCS-L2	210
ANNEXE B — Informations complémentaires	
B1 Diagramme des transitions	212
B2 Ordinogramme de fonctionnement	212
B3 Schéma synoptique	212
Figure B.1 Diagramme des transitions pour le Contrôleur de Châssis Série type L2	218
INDEX ALPHABÉTIQUE	221
Figure B.2 Ordinogramme de fonctionnement	237
Figure B.3 Schéma synoptique du Contrôleur de Châssis Série type L2	239

<i>Figures:</i>		Page	
35.	Major-State Sequence in SCC	201	
36.	Major-State Sequence in SCC — Omitting All Error Conditions	203	
APPENDIX A — Specification of CAMAC Serial Crate Controller Type-L2 (SCC-L2)			
A1	Interpretation	205	
A2	General features of SCC-L2	205	
A3	Messages for SCC-L2	207	
A4	Serial Highway D-ports on SCC-L2	207	
A5	Internal structure of SCC-L2	207	
A6	Front Panel features of SCC-L2	209	
A7	SGL-Encoder connector on SCC-L2	211	
APPENDIX B — Supplementary Information			
B1	Transition diagram	213	
B2	Flow chart	213	
B3	Block diagram	213	
	Figure B.1 Transition diagram for Serial Crate Controller Type L2	219	
ALPHABETICAL INDEX			229
	Figure B.2 Implementation Independent Flow Chart of SCC-L2	238	
	Figure B.3 Serial Crate Controller SCC-L2 — Block Diagram	240	

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

**SYSTÈME CAMAC — INTERFACE POUR INTERCONNEXION
DE BRANCHE SÉRIE**

PRÉAMBULE

- 1) Les décisions ou accords officiels de la CEI en ce qui concerne les questions techniques, préparés par des Comités d'Etudes où sont représentés tous les Comités nationaux s'intéressant à ces questions, expriment dans la plus grande mesure possible un accord international sur les sujets examinés.
- 2) Ces décisions constituent des recommandations internationales et sont agréées comme telles par les Comités nationaux.
- 3) Dans le but d'encourager l'unification internationale, la CEI exprime le vœu que tous les Comités nationaux adoptent dans leurs règles nationales le texte de la recommandation de la CEI, dans la mesure où les conditions nationales le permettent. Toute divergence entre la recommandation de la CEI et la règle nationale correspondante doit, dans la mesure du possible, être indiquée en termes clairs dans cette dernière.
- 4) La CEI n'a fixé aucune procédure concernant le marquage comme indication d'approbation et sa responsabilité n'est pas engagée quand il est déclaré qu'un matériel est conforme à l'une de ses recommandations.

PRÉFACE

La présente norme a été établie par le Comité d'Etudes N° 45 de la CEI: Instrumentation nucléaire.

Le Comité consultatif de l'électronique et télécommunications (ACET) a recommandé que le Comité d'Etudes N° 45 soit responsable de l'introduction de normes CEI fondées sur les caractéristiques d'interface du système CAMAC.

La présente norme définit un système d'interface pour Interconnexion de Branche Série destiné à être utilisé avec des ensembles de châssis CAMAC conformes à la Publication 516 de la CEI et avec d'autres dispositifs contrôlés. Il se fonde sur les normes IEEE 595 du Comité NIM et EUR 6100e du Comité ESONE. Un système d'interface pour interconnexion parallèle, également destiné à être utilisé avec la Publication 516 de la CEI, est défini dans la Publication 552 de la CEI. D'autres dispositifs ou lignes de signaux, comme ceux de la Publication 625-1 de la CEI, peuvent être aisément incorporés dans le système CAMAC, grâce à un module d'interface.

Un premier projet fut discuté lors de la réunion tenue à Milan en 1974. A la suite de la réunion de Baden-Baden en 1977, un projet, document 45(Bureau Central)111, fut soumis à l'approbation des Comités nationaux suivant la Règle des Six Mois en novembre 1977.

Les Comités nationaux des pays suivants se sont prononcés explicitement en faveur de la publication:

Afrique du Sud (République d')	Finlande	Royaume-Uni
Allemagne	France	Suède
Belgique	Italie	Suisse
Canada	Japon	Turquie
Egypte	Pays-Bas	Union des Républiques
Espagne	Pologne	Socialistes Soviétiques
Etats-Unis d'Amérique	Roumanie	

Aucune licence ou autre autorisation n'est nécessaire pour utiliser cette norme.

Note. — Les symboles normaux de la CEI seront introduits, si possible, dans toutes les figures lors de rééditions ultérieures.

Autres publications de la CEI citées dans la présente norme:

- Publications nos 516: Système modulaire d'instrumentation pour le traitement de l'information: système CAMAC.
552: Système CAMAC — Organisation de systèmes multichâssis. Spécification de l'Interconnexion de branche et du contrôleur de châssis type A1.
625-1: Un système d'interface pour instruments de mesurage programmables (bits parallèles, octets série), Première partie: Spécifications fonctionnelles, spécifications électriques, spécifications mécaniques, application du système et règles pour le constructeur et l'utilisateur.

INTERNATIONAL ELECTROTECHNICAL COMMISSION

CAMAC — SERIAL HIGHWAY INTERFACE SYSTEM

FOREWORD

- 1) The formal decisions or agreements of the IEC on technical matters, prepared by Technical Committees on which all the National Committees having a special interest therein are represented, express, as nearly as possible, an international consensus of opinion on the subjects dealt with.
- 2) They have the form of recommendations for international use and they are accepted by the National Committees in that sense.
- 3) In order to promote international unification, the IEC expresses the wish that all National Committees should adopt the text of the IEC recommendation for their national rules in so far as national conditions will permit. Any divergence between the IEC recommendation and the corresponding national rules should, as far as possible, be clearly indicated in the latter.
- 4) The IEC has not laid down any procedure concerning marking as an indication of approval and has no responsibility when an item of equipment is declared to comply with one of its recommendations.

PREFACE

This standard has been prepared by IEC Technical Committee No. 45, Nuclear Instrumentation.

The Advisory Committee on Electronics and Telecommunications (ACET) has recommended that Technical Committee No. 45 should be responsible for the introduction of IEC standards based on features of the CAMAC standard interface.

This standard defines a serial highway interface system for use with CAMAC crate-assemblies in accordance with IEC Standard 516 and with other controlled devices. It is based on the Standards IEEE 595 and EUR 6100e, as developed by the NIM Committee of the U.S. Energy Research and Development Administration and the ESONE Committee of European Laboratories. A parallel highway interface system, also intended for use with IEC Publication 516, is defined in IEC Publication 552. Other devices and buses, such as that of IEC Publication 625-1, can be readily incorporated into the CAMAC system through an interfacing module.

A first draft was discussed at the meeting held in Milan in 1974. As a result of the meeting held in Baden-Baden in 1977, a draft, Document 45(Central Office)111, was submitted to the National Committees for approval under the Six Months' Rule in November 1977.

The National Committees of the following countries voted explicitly in favour of publication:

Belgium	Japan	Switzerland
Canada	Netherlands	Turkey
Egypt	Poland	Union of Soviet
Finland	Romania	Socialist Republics
France	South Africa (Republic of)	United Kingdom
Germany	Spain	United States of America
Italy	Sweden	

No license or other permission is needed in order to use this standard.

Note. — Standard IEC symbols will be introduced systematically in all figures in later editions, as feasible.

Other IEC publications quoted in this standard:

- Publications Nos. 516: A Modular Instrumentation System for Data Handling; CAMAC System.
552: CAMAC — Organization of Multi-crate Systems. Specification of the Branch-Highway and CAMAC Crate Controller Type A1.
625-1: An Interface System for Programmable Measuring Instruments (Byte serial, Bit parallel), Part 1: Functional Specifications, Electrical Specifications, Mechanical Specifications, System Applications and Requirements for the Designer and User.

SYSTÈME CAMAC — INTERFACE POUR INTERCONNEXION DE BRANCHE SÉRIE

SECTION UN — GÉNÉRALITÉS

1. Domaine d'application

La présente norme est applicable, à un certain système d'interface, désigné par l'expression Interconnexion de Branche Série CAMAC, conçu pour assurer l'interconnexion de manière normalisée entre un certain nombre d'appareils de mesure, d'unités d'affichage, d'unités de commande, d'actionneurs, d'unités de traitement de l'information et de calcul et de matériel de télécommunications, tous ces éléments appartenant à la famille CAMAC.

L'Interconnexion de Branche Série est essentiellement constituée d'une boucle unidirectionnelle servant à véhiculer des messages formés de caractères*, et à laquelle sont connectés un contrôleur de système et jusqu'à 62 châssis CAMAC conformes à la Publication 516 de la CEI: Système modulaire d'instrumentation pour le traitement de l'information: système CAMAC, ou d'autres dispositifs contrôlés. L'Interconnexion transmet les données et l'information de commande soit suivant un mode «bits-série» (utilisant un seul signal de donnée et le signal d'une horloge-bit), soit suivant un mode «séquentiel» (utilisant huit signaux de données et le signal d'une horloge-caractère). Des fréquences d'horloge allant jusqu'à 5 MHz peuvent être utilisées selon les caractéristiques du système considéré.

Dans l'application initiale, les dispositifs contrôlés sont des châssis CAMAC avec des Contrôleurs de Châssis Série conformes à une composition de message définie. Pour cette application, l'Interconnexion de Branche Série est destinée à compléter l'Interconnexion Parallèle définie dans la Publication 552 de la CEI: Système CAMAC — Organisation de système multichâssis: Spécification de l'Interconnexion de Branche et de Contrôleur de Châssis type A1.

Elle sera intéressante pour certaines applications que l'Interconnexion Parallèle n'était pas destinée à couvrir, par exemple lorsqu'il y a de longues distances entre châssis ou lorsque la simplicité des interconnexions est souhaitable. Toutefois, le temps nécessaire pour effectuer une opération complète, y compris un cycle d'Interconnexion, sera généralement plus long dans un système série que dans un système parallèle.

L'Interconnexion de Branche Série est définie essentiellement en fonction du format du message et des normes de signaux aux points de raccordement (Portes) d'entrée et de sortie des dispositifs reliés à l'Interconnexion. Les liaisons entre dispositifs peuvent être soit directes, utilisant les normes de signaux définies, soit indirectes, utilisant des canaux de communication ayant d'autres normes de signaux et d'autres types de modulation.

Cette norme est aussi applicable partiellement à des éléments raccordés à l'Interconnexion de Branche Série, mais non nécessairement conformes aux spécifications complètes de la famille CAMAC, ni répondant nécessairement à tous les signaux de commande normaux du système CAMAC.

Les Contrôleurs de Châssis Série conformes à la spécification complète et les dispositifs conformes à une certaine partie de la spécification complète peuvent coexister dans l'Interconnexion sans interférence mutuelle.

* Dans cette norme, le terme français «caractère» et le terme anglais *byte* sont équivalents. La définition de ce terme est celle de la Norme ISO 2382/IV, terme 04-02-01.

CAMAC — SERIAL HIGHWAY INTERFACE SYSTEM

SECTION ONE — GENERAL

1. Scope

This standard is applicable to a certain interface system called CAMAC Serial Highway System, designed to be used as a standard interface between a number of CAMAC measuring instruments, display units, control units, actuators, data processing equipment (computers) and communication equipment.

The Serial Highway System is essentially a unidirectional loop used to circulate byte-organized* messages, and to which are connected a System Controller and up to 62 CAMAC crate-assemblies, in accordance with IEC Publication 516: A Modular Instrumentation System for Data Handling: CAMAC System, or other controlled devices. The highway transfers data and control information in either bit-serial mode (using one data signal and a bit-clock signal) or byte-serial mode (using eight data signals and a byte-clock signal). Clock rates up to 5 MHz may be used, depending on individual system characteristics.

In the primary application, the controlled devices are CAMAC crate assemblies, with Serial Crate Controllers which conform to a defined message structure. In this application the Serial Highway is intended to complement the Parallel Highway defined in IEC Publication 552, CAMAC Organization of Multi-crate Systems. Specification of the Branch Highway and CAMAC Crate Controller Type A1.

This system will be attractive in certain applications that the Parallel Highway was not designed to cover, for example, where there are long distances between crates, or where simplicity of interconnections is desirable. However, the time required to perform a complete operation, including a Dataway cycle, will generally be longer in a serial system than on the Parallel Highway.

The Serial Highway System is defined primarily in terms of the message format and signal standards at the input and output ports of devices connected to the highway. Interconnections between devices may be made directly, using the defined signal standards, or indirectly through communications channels with other signal standards and types of modulation.

This standard also applies partly to controlled devices connected to the Serial Highway, not necessarily constructed in CAMAC format or controlled by CAMAC commands.

Serial Crate Controllers conforming to the full specification and devices conforming to a certain subset of the full specification can co-exist on the highway without mutual interference.

* In this standard, the French term *caractère* and the English word "byte" are equivalent. The definition is that of ISO 2382/IV, term 04-02-01.